

PROJETO E SIMULAÇÃO DE CIRCUITO INTEGRADO DEDICADO PARA CONTROLE DE SERVO-MOTORES

Lucas Ricken Garcia

Universidade Tecnológica Federal do Paraná – UTFPR
Campus Campo Mourão – CM
Coordenação de Engenharia Eletrônica – COELE
BR 369, km 0,5 – Caixa Postal: 271,
CEP 87301-006, Campo Mourão - PR - Brasil
e-mail: lukas.ricken@gmail.com

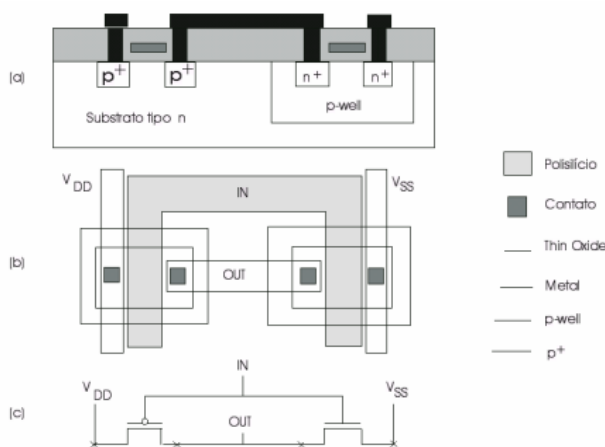
Resumo – Este trabalho apresenta o projeto e simulação de um circuito integrado dedicado para controle de servo-motores, utilizando tecnologia 90nm e ambiente de simulação e design Microwind.

Palavras-Chave – Microeletrônica, circuito integrado, servo-motor.

I. INTRODUÇÃO

A microeletrônica é parte fundamental do desenvolvimento tecnológico presente nos últimos anos, ao qual possibilitou projetar circuitos cada vez mais complexos e de ótimo desempenho em um pequeno espaço. Os circuitos integrados (CI's) atuais são fruto de vários estudos sobre o processo de fabricação e os materiais utilizados, sobre os efeitos elétricos quando desenvolvido circuitos na ordem de nanômetros e na adoção de regras de projeto rígidas que possibilitam uma alta confiabilidade do processo.

A tecnologia *Complementary Metal-Oxide Semiconductor* (CMOS) é uma das bases da microeletrônica, ao qual se utiliza de transistores n-MOS e p-MOS em conjunto permitindo uma economia considerável no processo de fabricação e um dimensionamento menor do circuito. A figura 1 apresenta uma porta lógica inversora e suas respectivas camadas necessárias para sua fabricação.



A tecnologia atual possibilita fabricar transistores cada vez menores e eficientes, porém características como tamanho, velocidade de resposta, número de camadas necessárias para fabricação e quantidade são diretamente proporcionais ao custo de fabricação. A tecnologia de 90nm é a mais amplamente utilizada, permite o projeto de circuitos integrados eficientes e de custo acessível.

Utilizando a tecnologia CMOS, a gama de aplicações se estende desde circuitos digitais como flip-flops, contadores e portas lógicas, há circuitos analógicos possibilitando projetar resistores e capacitores através de transistores MOS. A figura 2 apresenta o diagrama esquemático das portas lógicas NAND e NOR utilizando tecnologia CMOS

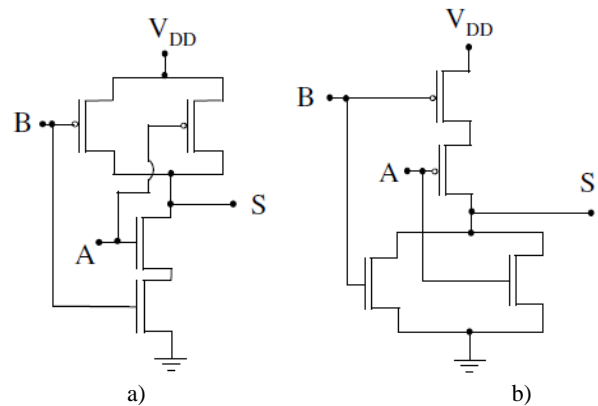


Fig. 2. Portas lógicas básicas: a) NAND b) NOR

i. CIRCUITOS INTEGRADOS DEDICADOS

Os circuitos integrados dedicados, são circuitos que executam uma função específica, com o propósito de auxiliar, facilitar e/ou executar uma função que geralmente já era efetuada através de componentes discretos ou circuitos integrados semidedicados. Desta forma, busca-se projetar um circuito mais prático e versátil e ao mesmo tempo diminuir as dimensões do circuito base que antes ele era empregado.

ii. SERVO-MOTORES

Servo-motores, figura 3, são motores controlados digitalmente através da modulação da largura de pulso (PWM) aplicado a ele, assim, é possível controlar qual a posição que o motor irá com uma precisão considerável.

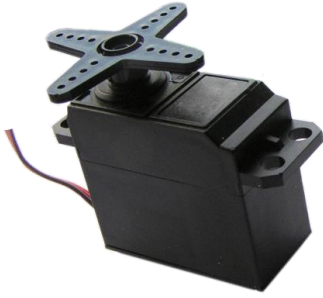


Fig. 3. Servo-motor

A posição do servo-motor é determinada pela largura de pulso do sinal enviado a ele, ao qual 0 ms corresponde a 0° e 2ms a 180°, porém para que o servo continue sua operação normalmente é necessário o envio deste sinal a cada 20ms, ou seja, a uma frequência aproximada de 50 a 60Hz, como apresenta a figura 4.



Fig. 4. Diagrama temporal do sinal de controle de um servo-motor

Na prática, este controle ocorre através de microcontroladores, com o auxílio de um timer interno ou externo, ou através de um PWM em hardware, para controlar o correto envio do sinal ao servo-motor. Utilizando de janelamentos e uma multiplexação do tempo de forma correta, é possível controlar diversos servo-motores ao mesmo tempo.

II. DESCRIÇÃO DO PROBLEMA

Um servo-motor necessita receber a cada 20ms um pulso na faixa de 0 ms a 2 ms, que determinará a sua posição variando de 0 a 180°. Geralmente este controle ocorre através de um microcontrolador (MCU) auxiliado por timers. Visando auxiliar o MCU nesta tarefa, o presente trabalho apresenta um circuito dedicado a gerar o PWM para o servo motor de acordo com uma entrada de quatro bits, o que permite variar seu ângulo em passos de 15°.

III. OBJETIVOS

Projetar e simular um circuito integrado dedicado, utilizando tecnologia 90nm, para controle de servo-motores, visando auxiliar na multiplexação do tempo através de um contador e demultiplexador interno para escolha de uma das quatro saídas destinadas aos servo-motores.

IV. METODOLOGIA

O Projeto de um circuito integrado exige determinados passos e verificação de regras para uma maior garantia de funcionamento, além de cumprimento rígido das regras de projeto propostos pela tecnologia de fabricação utilizada, no caso 90 nm. Inicialmente, a proposta do trabalho foi testada e elaborada em macro escala através de portas lógicas convencionais, como mostra a figura 5.

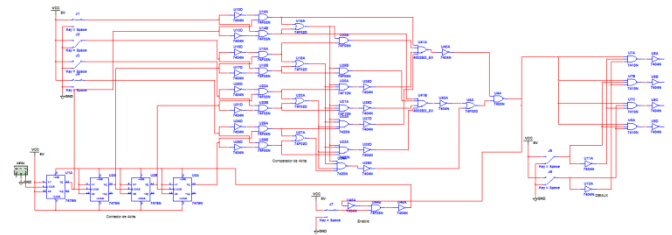


Fig. 5. Circuito projetado com portas lógicas convencionais e flip-flop JK

Ao qual dividimos em três quatro circuitos básicos: enable, contador, comparador e demultiplexador de 4 bits. O contador de 4 bits utilizando *flip-flops* tipo JK em configuração *Toggle* possuem a função de contar o tempo de acordo com o *clock* inserido no primeiro flip-flop. Para sua implementação física, foi necessário projetar um *flip-flop* T com *preset* e *clear* através de portas lógicas, como mostra a figura 6.

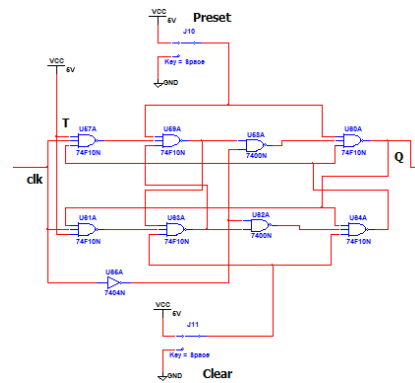


Fig. 6. Flip-Flop T com preset e clear utilizando portas lógicas.

Já o circuito comparador de 4 bits possui a finalidade de receber as quatro saídas do contador e compará-las com as 4 entradas do circuito determinadas pelo usuário. A saída do circuito será então relacionada com as saídas do comparador: igual, menor e maior. Enquanto o valor do contador for menor ou igual que o valor da entrada, a saída do circuito será nível '1', porém quando o comparador apontar um valor maior, a saída se altera para nível '0'.

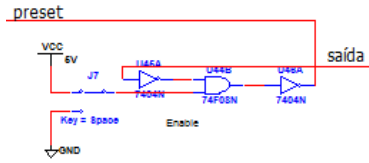


Fig. 7. Circuito de habilitação do CI.

Porém para que haja um controle adequado da saída foi implementado um *enable* de nível baixo, figura 7, cuja função é travar a saída em '0' após a primeira borda de descida da saída, este travamento ocorre acionando o *preset* do contador. O circuito só voltará a contar e executar sua função normalmente quando ocorrer uma borda de descida na entrada *Enable* do CI. Desta forma, pode-se controlar o circuito externamente para que o servo motor receba o pulso a cada 20ms.

O ultimo bloco do circuito projetado, consiste de um demultiplexador de 4 bits, cuja função é receber a saída proveniente do comparador e enviá-la para uma das 4 saídas do CI de acordo com o endereço setado pelo usuário. Desta forma, o CI permite controlar até quatro servo-motores alterando o endereçamento antes de setar o enable.

Após o primeiro processo de simulação e projeto, iniciou-se o projeto físico do circuito integrado. Cujo primeiro passo foi a implementação e simulação de todas as portas lógicas básicas utilizadas no circuito. Nesta etapa de projeto vale ressaltar o uso dos *stick diagrams* como apoio na implementação física. A figura 8 apresenta o *stick diagram* de algumas portas lógicas utilizadas.

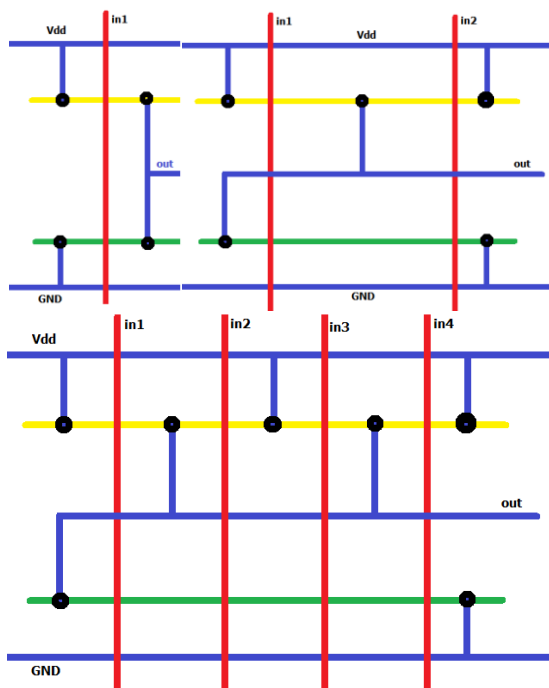


Fig. 8. Stick diagram das portas lógicas NOT, NOR-2 e NAND-4

O *stick diagram* possibilita projetar o circuito sem precisar se atentar às regras de projeto como dimensões dos metais e polisilício e distância de espaçamento, o que o torna mais rápido de fazer, quando pronto para criação no Microwind o *stick diagram* se torna o esquemático e a referência para o projeto, desta vez se atentando a todas as regras de projeto. A figura 9 apresenta as mesmas portas lógicas da figura 8, porém implementadas no Microwind.

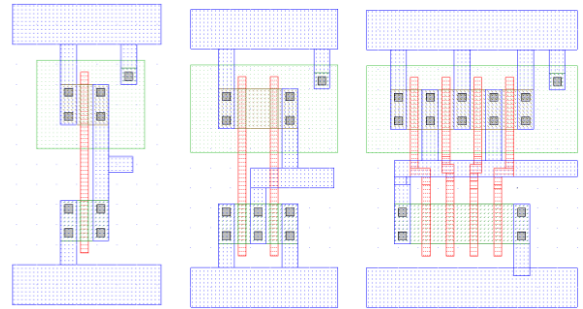


Fig. 9. Portas Lógicas NOT, NOR-2 e NAND-4

Os transistores utilizados operam a uma tensão de 1,2V e possuem um ótimo desempenho. A figura 10 mostra um exemplo do desempenho das portas lógicas, que apresenta uma NAND de três entradas cuja frequência de saída é de 0,16GHz, aproximadamente 24 mil vez maior que a frequência que a frequência de operação do CI na prática.

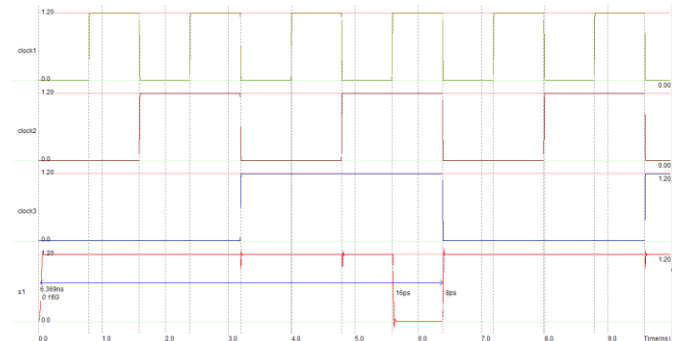


Fig. 10. Forma de onda da saída de uma porta NAND-3

Verificam-se alguns ruídos presentes na saída da porta NAND-3, porém estes ruídos podem ser desconsiderados tendo em vista que a frequência utilizada para simulação é muito maior que a frequência de operação do CI. Após simulado todas as portas lógicas básicas, projetou-se os circuitos sequenciais destinados a contagem de tempo. A figura 11 apresenta um *flip-flop* JK projetado no Microwind.

V. RESULTADOS EXPERIMENTAIS

No processo de projeto e simulação do circuito físico, foram verificadas algumas dificuldades e resultados interessantes. A figura 14 apresenta a simulação realizada para o contador de 4 bits.

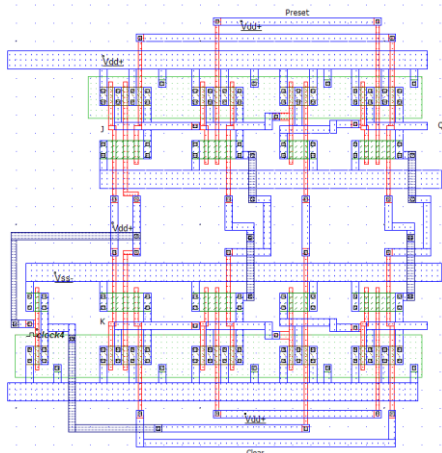


Fig. 12. *flip-flop JK projetado no Microwind*

Após analisado as dimensões e organização do projeto como um todo, avaliou-se a distribuição de suas entradas e saídas no encapsulamento. A figura 13 apresenta o *package* do CI projetado.

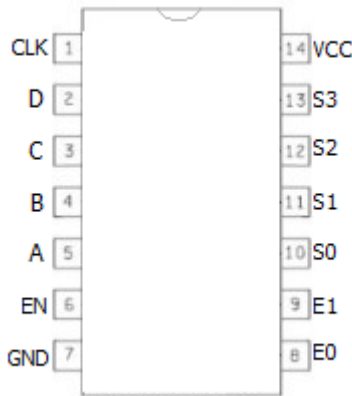


Fig. 13. *Portas Lógicas NOT, NOR-2 e NAND-4*

O CI possui 4 entradas A, B, C e D que irão configurar o tempo do pulso, o pino de CLK para inserção do *clock* externo, 1 pino EN para habilitação do CI, 4 saídas (S4, S3, S2 e S1) para conexão dos servo-motores, 2 entradas de endereçamento E0 e E1, além dos terminais de alimentação VCC e GND. Assim, o CI projetado utilizará um DIP-14. Deve-se se atentar que o circuito projetado disponibiliza na saída uma tensão de 1,2V, portanto para interfaceamento com o servo-motor é necessário a inclusão de um *drive* para que disponibilize ao servo uma tensão de 5V.

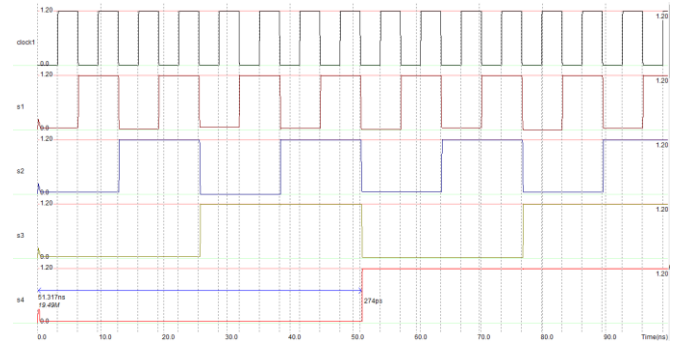


Fig. 14. *Simulação do contador de 4bits*

Verifica-se um ótimo resultado na divisão do *clock master*, com um atraso quase nulo. Porém quando utilizado o contador em conjunto com o comparador verifica-se o resultado demonstrado na figura 15.

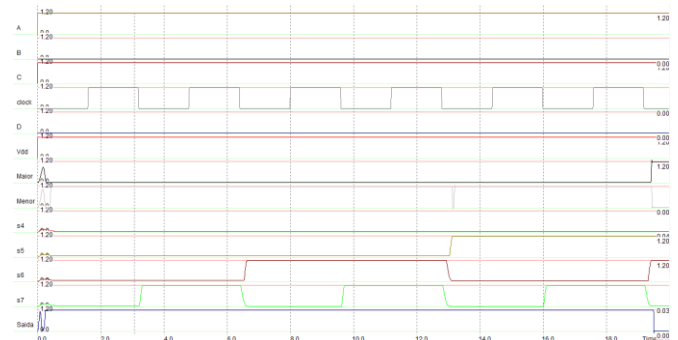


Fig. 14. *Simulação do circuito integrado*

Verifica-se um ruído considerável quando o contador realiza três mudanças de níveis, devido ao atraso das capacitâncias no circuito. Este pequeno ruído presente na saída “Menor” do comparador não influencia tanto a saída do CI devido ao demultiplexador que possui uma porta AND e causa um efeito de *buffer* na saída. Porém este ruído influencia o *enable*, causando um travamento do circuito no momento errado. Para diminuir este ruído e segurar o sinal para que não se aproxime do nível ‘0’, foi adicionado um capacitor de 0,3 pF nas saídas do comparador, apesar de causar um pequeno atraso na saída do CI, esta solução possibilitou o correto funcionamento do *enable* e assim do CI. O resultado após a adição do capacitor é mostrado na figura 15.

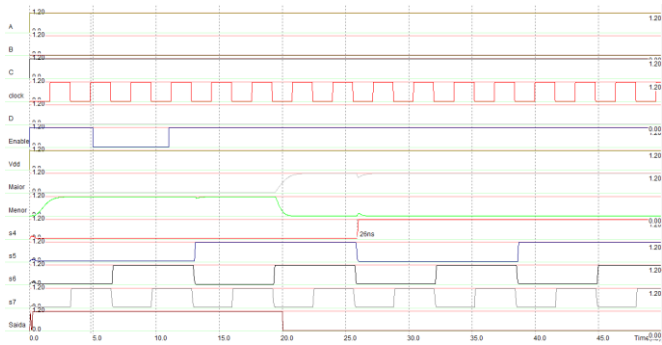


Fig. 15. Simulação do circuito integrado sem ruídos

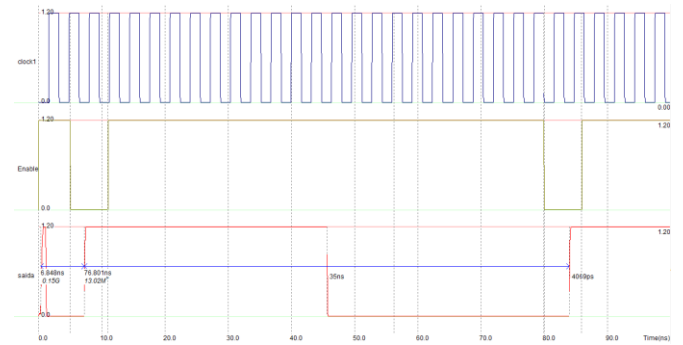


Fig. 17. Circuito Integrado Projetado

Solucionado o ruído da saída do comparador, o próximo e ultimo passo foi a distribuição das saídas e entradas para os *pads*, como mostra a figura 16.

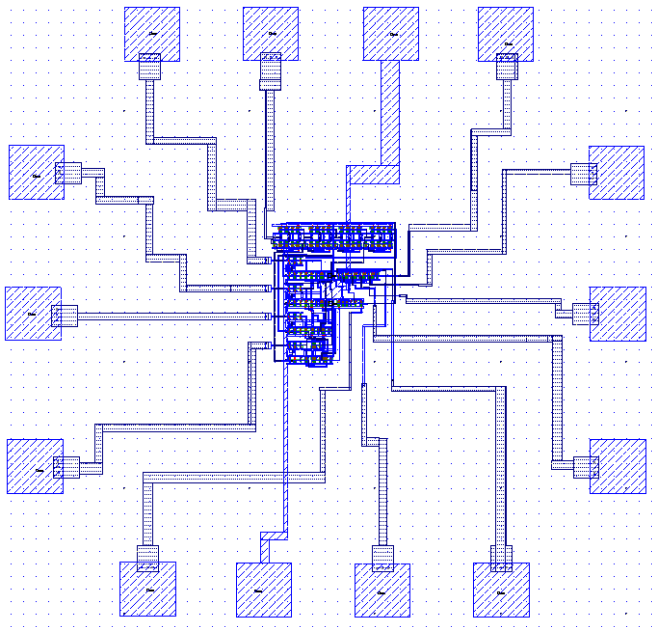


Fig. 16. Circuito Integrado Projetado

Para a finalização do processo, os *pads* foram distribuídos de forma a facilitar os contatos com os terminais do *package*, além da distribuição da potência centralizada, de forma a distribuir igualmente a potência nos diversos setores do circuito. Apesar das capacitâncias geradas pela distribuição das entradas e de potência ao utilizar metal 3, os resultados foram satisfatórios e a saída apresentou um atraso na faixa de 3 a 4ns quando simulado com um *clock* de 305MHz, como mostra a figura 17.

VI. CONCLUSÃO

O presente trabalho realizou um estudo sobre o projeto e simulação de um circuito integrado dedicado para controle de servo-motores. O desenvolvimento exigiu a execução de várias etapas, entre elas: desenvolvimento dos *stick diagrams*, projeto dos circuitos via Microwind, cumprimento das normas de projeto para tecnologia 90nm, e simulação. Verificou-se que os circuitos projetados, e por fim, o circuito final obteve um funcionamento esperado, ao qual alguns ruídos provenientes do atraso no contador geraram um pequeno pulso de nível '0', como apresentou a figura 14. Este ruído foi solucionado utilizando uma capacitância de 0,3pF nas saídas do comparador e o resultado demonstrou valores satisfatórios como mostra a figura 15. Por fim, o circuito foi finalizado adicionando-se os *pads* para conexão com o package posteriormente e apesar das capacitâncias geradas a saída apresentou um tempo de atraso de apenas 4ns para um clock de 305MHz. Tendo em vista que o circuito será aplicado a um clock de aproximadamente 6,5KHz apenas, o tempo de atraso pode ser desconsiderado.

REFERÊNCIAS

- [1] CMOS VLSI design, a Circuits and Systems Perspective. Weste, Neil H. E. and Harris, David Money. 4th edition. Pearson. 2011